

MANUFACTURE IN WHICH UPPER STRUCTURE OF SILICON MATERIAL IS FORMED ONTO SEMICONDUCTOR SUBSTRATE

Patent number: JP9102483
Publication date: 1997-04-15
Inventor: MEHTA JITESH
Applicant: FSI INTERNATL INC
Classification:
 - international: H01L21/306
 - european:
Application number: JP19960145474 19960607
Priority number(s):

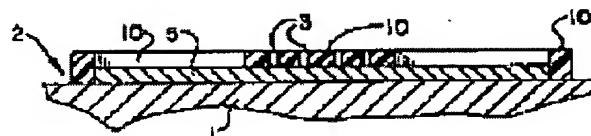
Also published as:

- EP0747711 (A1)
- US5567332 (A1)
- EP0747711 (B1)

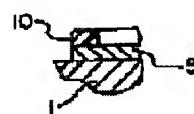
Abstract of JP9102483

PROBLEM TO BE SOLVED: To provide a manufacturing method in which an upper structure on a semiconductor substrate is formed, by removing a silicon oxide film layer without breaking the upper structure.

SOLUTION: In a gas treatment method, at least a part of a silicon oxide film 5 is removed and evaporated from sections among a substrate 1 and upper structures 10, so that spaces remain among the substrate 1 and the upper structures 10. The silicon oxide film layer 5 is removed by two stages. In the first stage, upper structures can be supported during a cleaning cycle by removing the greater part of the silicon oxide film layer by a high-speed liquid or gas etching treatment and leaving sections just under at least the upper structures of the silicon oxide film layer as they are. In the second silicon oxide-film removing stage, the substrate is introduced into high flow-rate gas environment containing an HF anhydride in comparatively high concentration and steam is not added to the silicon oxide films or a comparatively trace quantity of steam is only given until the silicon oxide films just under the upper structures are removed at.



2a



2b

Data supplied from the esp@cenet database - Patent Abstracts of Japan

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-102483

(43)公開日 平成9年(1997)4月15日

(51)Int.Cl.^a
H 01 L 21/306

識別記号

序内整理番号

F I
H 01 L 21/306

技術表示箇所
D
Z

審査請求 未請求 請求項の数10 O L (全 6 頁)

(21)出願番号 特願平8-145474

(22)出願日 平成8年(1996)6月7日

(31)優先権主張番号 488879

(32)優先日 1995年6月9日

(33)優先権主張国 米国(US)

(71)出願人 596087007

エフエスアイ インターナショナル
F S I International
アメリカ合衆国 ミネソタ 55318-1096
チャスカ レイク ハゼルティン ドラ

イブ 322

(72)発明者 ジテシュー メータ

アメリカ合衆国 ミネソタ 55438 ウエ
スト ブルーミングトン ユーコン アベ
ニュー サウス 9625

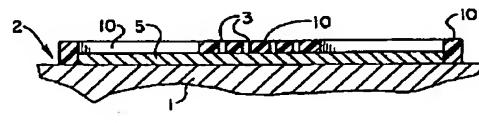
(74)代理人 弁理士 索 紹夫(外2名)

(54)【発明の名称】 半導体基板上にシリコン材料の上部構造体を形成する製造方法

(57)【要約】

【課題】上部構造体を破壊することなくシリコン酸化膜層を除去することを可能にした、半導体基板上の上部構造体を形成する製造方法を提供すること。

【解決手段】 基板1と上部構造体10との間からシリコン酸化膜5の少なくとも一部分を除去、蒸発させて基板1と上部構造体10との間に空間を残すガス処理方法。シリコン酸化膜層5は2段階で除去される。第1段階では、シリコン酸化膜層の大部分を高速液体またはガスエッティング処理で除去し、シリコン酸化膜層の少なくとも上部構造体の真下の部分をそのまま残すことによって洗浄サイクル中に上部構造体を支持できるようとする。第2シリコン酸化膜除去段階では、比較的高濃度の無水HFを含有する高流速ガス環境内へ基板を導入し、上部構造体の真下のシリコン酸化膜が除去されるまでそれに水蒸気を追加しないか、比較的極少量の水蒸気を与えるだけにする。



2a



2b

【特許請求の範囲】

【請求項1】 基板上に形成される三次元上部構造体の少なくとも一部分が基板上のシリコン酸化膜層の上に重なり、かつその酸化膜層に支持された状態で基板上にシリコン材料で作り上げられる前記上部構造体を形成する製造方法であって、

シリコン酸化膜層を2段階で除去し、第1段階では、液体またはガスの高速エッチング処理によって大部分のシリコン酸化膜層を除去し、シリコン酸化膜層の少なくとも上部構造体の真下の部分をそのまま残して、洗浄サイクル中に上部構造体を支持できるようにし、シリコン酸化膜を除去する第2段階では、無水HFを含有する高流速のガス体の環境内へ基板を導入し、前記上部構造体の真下のシリコン酸化膜が除去されるまで前記ガス体に水蒸気を追加しないか、比較的少量の水蒸気を与えるだけにすることを特徴とする方法。

【請求項2】 さらに、前記第1段階と第2段階の間に、第1段階の反応性化学物質及び反応副産物の両方またはいずれか一方を除去するために基板に洗浄サイクルを加えてから、基板を乾燥する段階を有していることを特徴とする請求項1に記載の方法。

【請求項3】 第1段階は、基板を水蒸気の存在下でフッ化水素ガスに触れさせる段階を有していることを特徴とする請求項1に記載の方法。

【請求項4】 第1段階において、無水フッ化水素ガス及び水蒸気は、これらが基板に触れる直前に混合されることを特徴とする請求項1に記載の方法。

【請求項5】 無水フッ化水素ガスは乾燥不活性キャリアガスで運ばれることを特徴とする請求項3に記載の方法。

【請求項6】 第2段階において、HF濃度は少なくとも1%であることを特徴とする請求項1に記載の方法。

【請求項7】 第2段階におけるガス体の流速は、少なくとも20リットル/分であることを特徴とする請求項6に記載の方法。

【請求項8】 第2段階における反応温度は少なくとも18°Cであることを特徴とする請求項7に記載の方法。

【請求項9】 基板は、シリコンウェハであることを特徴とする請求項1に記載の方法。

【請求項10】 上部構造体は、ポリシリコンまたは無定形シリコンを有していることを特徴とする請求項9に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、基板上に三次元シリコンまたはポリシリコン構造体を形成するための製造方法に関するものである。

【0002】

【従来の技術】 半導体装置の小型化の分野では、マイクロメートルの単位の作動装置を製造することへの関心が

高まっている。これらの小型装置の多くは、シリコン基板上のポリシリコンまたは他の材料の上部構造体である。そのような小型装置の上部構造体を組み立てる間の支持体として、様々な化学量のシリコン酸化膜が使用される。これらの小型装置を製造する際の重要な段階の1つは、「大型装置」の構成部材を形成する際に余分な材料を取り除くための加工と同様に、シリコン酸化膜の除去である。

【0003】多くの半導体装置の製造方法では、半導体装置の製造において1種類または複数種類のシリコン酸化膜を除去できるエッチング処理が必要である。従来行われてきた半導体装置の製造に使用されるエッチング処理の1形式は、一般的にHF水溶液を用いた湿式酸エッチング方法である。

【0004】このエッチング処理では、基板をHF水溶液に触れさせた後に、洗浄及び乾燥サイクルで反応性及び反応化学物質を除去する。しかし、この処理はマイクロ装置の製造には簡単に適用することができない。従来より知られている化学エッチング処理では腐食表面にきっちり定められた縁部を形成することが困難であった。これは、アイソトープ式にエッチングを行おうとする湿式エッチングの化学作用によるもので、最終的機構寸法が小さくなる。湿式エッチングはまた、エッチング処理の完了時に残留エッチング剤、クリーニング剤及び他の汚染物を除去するためにウェハの完全洗浄が必要であるため、問題がある。湿式エッチング及びその後の洗浄サイクル中に、HF液及び洗浄液の表面張力及び乱流の両方またはいずれか一方によって、シリコン酸化膜の支持体を除去する時に、上部構造体がシリコン基板上で崩れることで上部構造体が簡単に破壊されることがある。

【0005】シリコン酸化膜のエッチングに対してガスエッチング媒体を用いた気相処理方法が開発されている。ブラックウッド(Blackwood)他の米国特許第4,749,440号は、商業的に実施されている半導体基板の気相エッチング処理を開示している。この方法では、ほぼ通常の大気圧及び室温で基板を反応性ガス、好ましくは乾燥不活性ガスキャリア内で水蒸気含有不活性ガスと混合させた無水フッ化水素ガスの混合物の定常流雰囲気に触れる。水蒸気含有不活性ガス、好ましくは窒素は水蒸気室から流出して、無水フッ化水素ガスが流れ始める前からフッ化水素ガスの流れが止まるまで、乾燥不活性ガス、好ましくは窒素と混合される。この方法において、無水反応性ガスを不活性ガス及び水蒸気含有不活性ガスと混合することによって、ほぼ大気状態で再現性のある均一で制御可能なエッチングが可能になることがわかった。

【0006】この方法は、集積回路チップの製造において様々な種類のシリコン酸化膜のエッチングを使用でき、基板上に再現性のある平滑な表面を形成する。しかし、この方法でも、この処理の副反応の結果として基板

表面上にしばしば沈着するH₂S i F_x。析出物等の固体副産汚染物を除去するために後で洗浄サイクルを実施する必要がある。このため、米国特許第4,749,440号に開示されているような方法はそれ自体だけではマイクロ装置構造体の製造に用いても満足できるものではない。

【0007】HF/SiO₂エッティング反応の固体副産物の沈着は、水蒸気をほとんどなくすことによって減少させることができるが、これによってエッティング反応速度が低下するため、マイクロ装置の上部構造体を載せているシリコン酸化膜の大量除去にはこの反応が非実用的となる。

【0008】

【発明が解決しようとする課題】このような事情に鑑みて、本発明は、上部構造体を破壊することなくシリコン酸化膜層を除去することを可能にした、半導体基板上の上部構造体を形成する製造方法を提供することを目的としている。

【0009】

【課題を解決するための手段】本発明は、基板上に三次元シリコンまたはポリシリコン構造体を形成するための製造方法に関するものである。この方法は、基板上のシリコン酸化膜層の上に作り上げられたシリコンまたはポリシリコンの上部構造体を有する構造に用いられる。この方法は特に、上に載った上部構造体を破壊することなくシリコン酸化膜層を除去する方法に関するものである。

【0010】本発明の方法は、シリコン酸化膜の除去を2段階に分けて行う。第1除去段階では、液体またはガスの高速エッティング処理によって大部分のシリコン酸化膜層を除去して、シリコン酸化膜層の少なくとも上部構造体の下側の部分をそのまま残すことによって洗浄サイクル中に上部構造体を支持できるようにする。特に好適なそのような処理は、米国特許第4,749,440号に開示されているHFガス/水蒸気エッティング処理である。好ましくはこの第1除去段階に続いて適切な洗浄及び乾燥サイクルを行うことによって、基板表面上の残留腐食化学物質及び副産汚染物の両方またはいずれか一方を除去する。

【0011】シリコン酸化膜の第2除去段階では、水蒸気を追加しない無水HF含有の高流速ガス環境内へ基板を導入する。これによって、残留シリコン酸化膜層が比較的低速度でエッティングされるが、反応性化学物質または反応副産物による汚染が少ない状態で行われる。上記のように組み合わせて、本発明の2段階エッティング方法は、マイクロ装置構造体を製造するために単独のシリコン酸化膜エッティング方法としていずれかの段階を個別に用いようとした場合に生じた実際上の問題点を解決することができる。

【0012】

【発明の実施の形態】本発明の実施の形態を以下に説明

する。本方法の構造体の形成に用いることができる基板材料は、一般的にいずれの形式の基板材料でもよいが、一般的にはヒ化シリコンまたはガリウムウェハ基板を構成する。上部構造体又は超格子構造をとるものは、半導体製造の公知の方法でポリシリコンまたは無定形（アモルファス）シリコン等のシリコンで組み立てられ、上部構造体の組み立て中の支持体としてシリコン酸化膜層を使用している。

【0013】半導体装置の処理には、シリコンの酸化物が様々な形で利用される。化学量及び密度は純結晶のシリコン酸化膜とは幾分異なっているであろう。シリコンの高密度の熱成長酸化物が一般的にMOS（金属-シリコン酸化膜）トランジスタの一次ゲート誘電膜として使用されている。蒸気成長熱酸化物が一般的に界磁酸化誘電層として使用されている。湿式または蒸気（CV D）処理によって形成されるテトラエチルオルトリケート誘導酸化物（TEOS）等の無添加化学的析出酸化物も、一般的に見られる高密度酸化物の一類である。

【0014】一般的に見られる他のシリコン酸化膜として多孔質のものがある。例えば、リンケイ酸ガラス（PSG）やホウリソケイ酸ガラス（BPSG）等の添加酸化物があり、これらは高温のリフロー処理で容易に平板化できるため、一般的に金属間層状誘電体として用いられる。スピノン・オンガラス（SOG）も、平板化が重要な絶縁用途に使用される一種の多孔質酸化物である。SOGは有機溶剤内のシロキサン形ポリマーで、液体の形で沈殿させてから、高温で硬化させて固形シリコン酸化膜を形成する。一般的に見られる他の多孔質シリコン酸化膜として、ホウシリケートガラス（BSG）、ホウ素添加TEOS、リン添加TEOS及びホウ素/リン添加TEOS（BP TEOS）がある。本発明の方法に使用されるシリコン酸化膜層はこれらの公知のいずれの形を取ってもよい。

【0015】上部構造体を構成した後、シリコン酸化膜支持層を除去しなければならない。本発明の方法では、最初にシリコン酸化膜層の大部分が米国特許第4,749,440号に開示されているような従来型エッティング方法で除去される。それに従って、無水フッ化水素ガス及び水蒸気が、反応室内で二酸化シリコンのエッティングに使用される。無水フッ化水素ガスを窒素等の不活性キャリヤガスと共に流す。エッティング処理すべき基板上のシリコン酸化膜とフッ化水素の反応を迅速に開始して維持できるように基板表面に所望の湿度を維持するため、制御量の水蒸気が別に混合ガスに添加される。

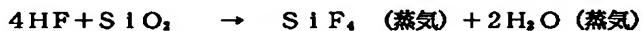
【0016】適当な反応状態範囲は、温度が22° ~ 25°C、無水HFガスの流速が500 ~ 2000cc/分、窒素キャリヤガスの流速が15~60リットル/分、水蒸気含有窒素キャリヤガスの流速が2~10リットル/分であろう。しかし、これらの範囲外の状態でも本発明から逸脱しないで用いることができる。好ましい反応状態は24°C、H

Fガス流速が1000cc／分、窒素キャリヤガス流速が20リットル／分、水蒸気含有窒素キャリヤガス流速が2リットル／分である。混合ガスが処理室に対して連続的に流出及び流入するように連続的に排気されることによって、反応生成ガスが除去される。

【0017】第1段階のエッティング反応は、非常に高速で、シリコン酸化膜の除去される総量は、混合エッティング剤におけるフッ化水素の相対濃度及び処理時間によって決まる。表面をエッティングする間、フッ化水素蒸気が固体の二酸化シリコンを気体に、主にSiF₄及びH₂Oに変化させる化学反応によって二酸化シリコンを除去する。しかし、比較的高レベルの水蒸気が存在する状態では、副反応がH₂SiF₄を生成し、これは基板表面上に固体析出物を形成する。

【0018】これは、従来の洗浄サイクルで洗い流さなければならない。洗浄サイクル中に上部構造体が破壊されるのを防止するため、洗浄サイクル中に上部構造体の*

水蒸気



水蒸気が反応の副産物であるとともに触媒であるため、水蒸気を添加せず、また水蒸気生成物を急速に除去する高いガス流速状態であっても反応は進行できる。そのような状態では、H₂SiF₄等の固体副産物を発生する副反応がほとんど、または全くなくなる。しかし、シリコン酸化膜の除去率も大幅に低下する。このため、シリコン酸化膜の第2エッティング段階を非常に薄いシリコン酸化膜層に限定する必要がある。

【0022】第2段階では、18°C以上の温度が一般的に望ましい。大気温度から55°Cまでの範囲の温度が一般的に適しているが、それより高い場合もある。状況によっては100～200°Cの範囲の温度が適している。大気温度より高い温度、好ましくは少なくとも約35°Cが薦められる。

【0023】45～60リットル／分程度の流速、すなわち湿潤HF蒸気エッティング処理に用いられる流速の2倍～3倍が最も望ましいことがわかっている。

【0024】第2段階において混合ガスを形成するため、フッ化水素を望ましくは流動中の不活性ガスに加える。フッ化水素濃度は約1～10%、好ましくは3～5%に維持されるのが適当である。しかし、圧力、温度及び流速の状態によっては、これらの範囲外の濃度でもよく、それが最適である場合もある。

【0025】本方法に使用される不活性ガスは、処理される材料に対して不活性であって、本処理状態中は気相のままであればいずれのガスでもよい。適当なガスとして、窒素、アルゴン、ネオン、ヘリウム、クリプトン及びキセノンがある。本発明に特に好適な不活性ガスは窒素である。本方法では、クロマトグラフ窒素等の純粋窒素を用いるのが好ましい。

【0026】混合ガスは、基板上全体に均一な半径方向

*一体性を維持することができる十分な支持体としてシリコン酸化膜が、好ましくは元の構造体の約10～50%、一般的に約5μ以下が上部構造体の下にまだある間にこの方法によるエッティングが中止される。

【0019】次に、この基板に対して、湿度がゼロか比較的低い状態で無水HFガスを高流速の窒素キャリヤガスと共に使用してシリコン酸化膜の第2エッティング段階を実行して、上部構造体の下に残っているシリコン酸化膜を除去する。低湿度とは、米国特許第4,749,440号に開示されているような方法に用いられる従来の湿度レベルに対比して用いたものであり、いくらかの湿度を用いるとしても、第1段階の反応に用いられたものの10%未満であることが好ましい。

【0020】米国特許第4,749,440号では、二酸化シリコンの蒸気相エッティングを以下のように説明している。

【0021】

20 の層状流れパターンを形成するようにして、例えばガス分散シャワーへッドで処理室に導入することができる。このように、エッティング生成物の除去が層状流れに入れることで容易になる。しかし、本発明は他の反応性ガス流れパターンを用いても達成される。

【0027】次に図面を参照しながら説明すると、本発明の好適な実施例が図1～図4に示されている。図1及び図2a及び図2bは、層状の事前処理構造体2を示している。基板1は好ましくはシリコンウェハであるが、その上にポリシリコン等の上部構造体10が組み立てられている。上部構造体10の一部分と基板1との間に、厚さが約5000Å（オングストローム）のシリコン酸化膜の層または膜5が設けられている。下側へ効果的にガスが透過できるようにするために、上部構造体10の広い中央部分に穴3が貫設されている。

【0028】図3a及び図3bは、シリコン酸化膜の第1除去段階及び標準的な洗浄及び乾燥サイクル後の同じ構造体を示している。第1除去段階は、標準的な高湿度方法または他の公知の高速方法を用いて行われ、酸化物層5の開放領域の部分がシリコン基板1を露出させるまで除去されている。シリコン基板まで掘り下がるこの垂直エッティングは、洗浄サイクル中に上部構造体を支持するために十分な、本例では5μ未満の酸化物を上部構造体10の真下に残すように適切な時に停止される。

【0029】図4a及び図4bは、同じ構造体のシリコン酸化膜の第2除去段階の後を示している。第2除去段階では、乾燥した高速のHF高濃度混合ガスが事前処理構造体2の上全体に本実施例では約5μ離れている上部構造体の穴3を通じて均一に拡散される。残りのSiO₂はポリシリコン上部構造体の下側からゆっくりエッティングで除去されて、やがて図4a及び図4bに示されて

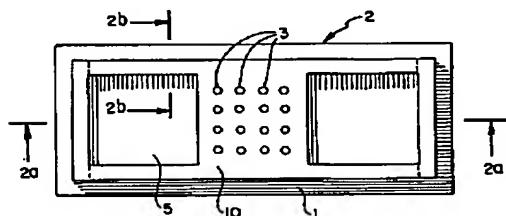
いるような最終構造体が現れる。

【0030】これは高流速乾燥処理であるため、H₂S i F₆の析出という問題を生じるほどの水分が副産物として発生しない。この低速エッティング処理によって、ユーザは上部構造体10の下側のシリコン酸化膜層を十分に制御しながら均一に除去すなわち腐食させることができる。熱酸化物を用いた非常に重要な上部構造体の構造の場合、好ましくは最終的な乾燥、低速エッティング処理で洗浄／乾燥段階を用いない。他のほとんどの構造体や特に添加酸化物を用いたものの場合、上部構造体を破損させることなくFSIインターナショナル・エクスキャリバー(International Excalibur) (登録商標) 等の処理装置を用いた1つの水洗／乾燥技法を用いることができる。

【0031】熱成長膜は最も高密度で、エッティング速度が最低であり、エッティング処理でHFガスの濃度を幾分調節する必要があることがわかっている。高温の蒸気及び酸素内で成長した蒸気発生膜は、シリコンウェハのエッティングで見られる普通の膜であり、どちらかといえばエッティング処理される膜の典型例であると考えられる。これらの蒸気発生膜は、熱成長膜をエッティングするために必要なHFガスよりも低濃度でもっと容易にエッティングされる。化学蒸着によって形成された膜は一般的に見られる膜よりも低密度で、低濃度のHFガスで急速にエッティングされる。

【0032】以上の開示は説明のためのもので、包括的ではない。当該分野の専門家であれば様々な変更を考え*

【図1】



* ることができるであろう。特に、他の公知の高速シリコン酸化膜エッティング処理法を、本発明の第1段階でここに説明した特殊なHF／水蒸気処理法の代わりに容易に用いることができるであろう。また、本発明の方法によって片持ち式や多重支持ブリッジを重ねたものを含む他の構造体や他の上部構造体を作り上げることもできる。これらの変更はすべて特許請求の範囲に含まれるものとする。当該分野の専門家であれば、ここに記載されている実施例の、請求の範囲に含まれる同等の例を考えることができるとができるであろう。

【図面の簡単な説明】

【図1】本発明の方法を適用した構造体の上面図である。

【図2】図2aは、図1の2a-2a線に沿った図1の構造体の断面図であり、図2bは、図1の2b-2b線に沿った図1の構造体の部分断面図である。

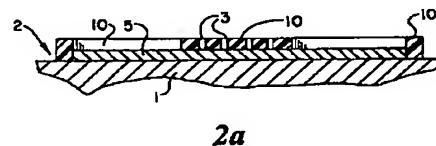
【図3】図3aおよび図3bは、それぞれ図2a及び図2bと同様な図であるが、第1シリコン酸化膜除去段階が完了した後を示した部分断面図である。

【図4】図4a及び団4bは、それぞれ図2a及び図2bと同様な図であるが、第2シリコン酸化膜除去段階の完了後を示した部分断面図である。

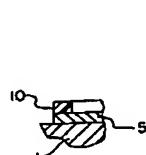
【符号の説明】

- 1 基板
- 5 シリコン酸化膜層
- 10 上部構造体

【図2】

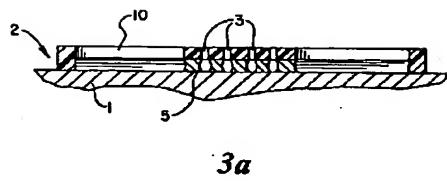


2a



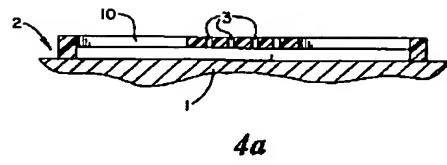
2b

【図3】

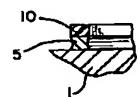


3a

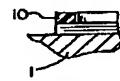
【図4】



4a



3b



4b